

PAT-NO: JP359214228A

DOCUMENT-IDENTIFIER: JP 59214228 A

TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: December 4, 1984

INVENTOR-INFORMATION:

NAME

OKADA, NORIAKI

ARIMATSU, AKIRA

NARA, NORIHITO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

OKI ELECTRIC IND CO LTD

N/A

MIYAZAKI OKI DENKI KK

N/A

APPL-NO: JP58087543

APPL-DATE: May 20, 1983

INT-CL (IPC): H01L021/302

US-CL-CURRENT: 257/E21.578, 438/270 , 438/978 , 438/FOR.363 ,  
438/FOR.492

ABSTRACT:

PURPOSE: To prevent a wiring layer from step-cut by a method wherein an insulating film is formed on the surface of an aperture and a tapered surface is formed by etching the insulating film and the wiring layer is formed on the tapered surface.

CONSTITUTION: A PSG film 11 is formed on a silicon substrate 100 and a photoresist film 12 is formed. Then the films 11, 12 on a diffusion region 110

are removed to form an aperture 13. After the film 12 is removed, a CVD SiO<sub>2</sub> film 14 is formed. The film 14 is subjected to reactive ion-etching in gas. With this process, a tapered region 15 is formed. Al is deposited on the film 11 to form a metal wiring 16.

COPYRIGHT: (C)1984,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—214228

⑪ Int. Cl.<sup>3</sup>  
H 01 L 21/302

識別記号

庁内整理番号  
K 8223—5F

⑬ 公開 昭和59年(1984)12月4日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑭ 半導体装置の製造方法

⑯ 特 願 昭58—87543

⑰ 出 願 昭58(1983)5月20日

⑱ 発 明 者 岡田憲明

東京都港区虎ノ門1丁目7番12  
号沖電気工業株式会社内

⑲ 発 明 者 有松明

東京都港区虎ノ門1丁目7番12  
号沖電気工業株式会社内

⑳ 発 明 者 那良則人

宮崎県宮崎郡清武町大字木原72  
7番地宮崎沖電気株式会社内

㉑ 出 願 人 沖電気工業株式会社

東京都港区虎ノ門1丁目7番12  
号

㉒ 出 願 人 宮崎沖電気株式会社

宮崎県宮崎郡清武町大字木原72  
7番地

㉓ 代 理 人 弁理士 菊池弘

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板上に第1の絶縁膜を形成した後この半導体基板の拡散領域の部分に開口部を形成する工程と、この開口部の形成後に上記第1の絶縁膜上に第2の絶縁を形成しこの第2の絶縁膜を上記開口部の側壁に傾斜状に残存するように全面エッチングを行う工程と、このエッチング工程終了後上記拡散領域にコンタクトするように上記第1の絶縁膜上に金属配線を形成する工程とよりなる半導体装置の製造方法。

3. 発明の詳細な説明

(技術分野)

この発明は、半導体素子内の絶縁性被膜の開口形状を改良して、金属配線部の段切れを防止できるようにした半導体装置の製造方法に関する。

(従来技術)

近年高集積密度のIC装置の製造において、ド

ライエッチング法が使用されている。このドライエッチング法でコンタクト穴などの開口部を形成すると、開口部側壁のテーパが少なく、良好なエッチング精度が得られることが知られている。

しかし、開口部のテーパが小さいことは、第1図に示すごとく、シリコン基板1上のCVDSiO<sub>2</sub>(PSG)膜2とAL配線3との段差が大きくなり、AL配線3の段切れ4が発生し易くなる。

たとえば、深さ6000Å程度の開口部5に厚さ約10000ÅのAL配線層3を形成すると、開口部5の端部でのAL配線層3の厚みは1000Å程度になり、通電中AL配線層3が断線することがある。

また、水分により、ALが酸化すると、抵抗成分が増加するため、さらに通電により、AL配線層3が熔断する危険性があつた。

(発明の目的)

この発明は、上記従来欠点を除去するためになされたもので、金属配線部の段切れを防止できる半導体装置の製造方法を提供することを目的とする。

## (発明の構成)

この発明の半導体装置の製造方法は、半導体基板上に第1の絶縁膜を形成してオーミック接触すべき拡散領域の第1の絶縁膜を除去して開口部を形成し、この開口部および第1の絶縁膜の全表面に第2の絶縁膜を形成し、この第2の絶縁膜を第1の絶縁膜が露出するまでエッチングを行って開口部の部分において第1の絶縁膜の内壁面に第2の絶縁膜によるテーパー領域を形成し、上記拡散領域にオーミック接触するように第1の絶縁膜およびテーパー領域に金属配線を形成するようにしたものである。

## (実施例)

以下、この発明の半導体装置の製造方法の実施例について図面に基づき説明する。第2図(a)ないし第2図(d)はその一実施例の工程説明図である。

まず、第2図(a)に示すように、シリコン基板100上に、厚さ約6000~8000 Åのリンを含んだCVD SiO<sub>2</sub> (PSG)膜11を形成する。

次に、厚さ12000~15000 Åのホトレジス

ト12(AZ-1350または1450)をCVD SiO<sub>2</sub>膜11上に形成する。

次に、オーミック接触すべき拡散領域110上のCVD SiO<sub>2</sub>膜11およびホトレジスト膜12を除去して開口部13を形成する。

この開口部13は、たとえば、CF<sub>4</sub>またはC<sub>2</sub>F<sub>6</sub>ガス中で反応性(異方性)イオンエッチングすることにより、形成されるため、開口部13の開口壁のテーパーは極めて少ない。

次に、ホトレジスト膜12を除去した後、開口部およびCVD SiO<sub>2</sub>膜11の全表面に約8000~10000 ÅのCVD SiO<sub>2</sub>膜14を第2図(b)に示すように形成する。

次に、このCVD SiO<sub>2</sub>膜14は、CF<sub>4</sub>またはC<sub>2</sub>F<sub>6</sub>ガス中で反応性イオンエッチングされる。このイオンエッチングはCVD SiO<sub>2</sub>膜14の最初の形状にしたがつて進むので、CVD SiO<sub>2</sub>膜11の表面が露出した時点でイオンエッチングを終了させる。これにより、CVD SiO<sub>2</sub>のテーパー領域15が形成される。

次に、第2図(d)に示すように、CVD SiO<sub>2</sub>膜11の全表面に約厚さ10000~12000 ÅのAlを蒸着またはスパッタすることにより、拡散領域110とオーミックコンタクトするように、金属配線16を形成する。

第3図はこの発明の半導体装置の製造方法の第2の実施例を説明するための図である。この第3図の実施例の場合は、シリコン基板30上に層間絶縁膜31(PSG膜)を形成する。

次に、拡散領域35上のこの層間絶縁膜31を除去して開口部36を形成する。この開口部36を形成した後、第2の絶縁性被膜を形成して全面方向性エッチングを行い、この方向性エッチング後、開口部36における層間絶縁膜31の側壁にテーパー状の絶縁膜32が存在する。

この絶縁膜32が形成されることにより、その上にAlなどの金属配線33を形成すると、開口部36における壁面カバー状態をなだらかにすることにより、金属配線33の膜厚を確保する。

また、厚いSiO<sub>2</sub>領域上のPSG膜31上に形成

された層間絶縁膜31においても段差部分34が形成されるが、この段差部分34においても同様の効果が得られる。

このように、第2の実施例では、層間絶縁膜31を開口した後、全面に第2の絶縁性被膜を形成し、次に全面方向性エッチングを行う工程を追加するだけで、開口側壁を斜面化することができ、急峻な段差をなくすることになる。これにより、ステップカバーの悪い膜を上層につけても、断切れをしない構造を作る利点がある。

また、上記第2の実施例では、拡散領域35のコンタクトホール(開口部36)の金属配線33のステップカバレッジの改善について説明したが、第3図に示すような構造とすることにより、配線金属33の段差をもなだらかにする効果が生じる。

以上のように、この発明の半導体装置の製造方法によれば、半導体基板上に第1の絶縁膜を形成してオーミック接触すべき拡散領域の第1の絶縁膜を除去して開口部を形成し、この開口部および第1の絶縁膜の全表面に第2の絶縁膜を形成し、

この第2の絶縁膜を第1の絶縁膜が露出するまでエッチングを行つて開口部の部分において第1の絶縁膜の内壁面に第2の絶縁膜によるテーパー領域を形成し、拡散領域にオーミック接触するように第1の絶縁膜およびテーパー領域に金属配線を形成するようにしたので、ステップカバー状態が改善され、金属配線の段切れを防止することができる。

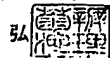
#### 4. 図面の簡単な説明

第1図は従来の半導体装置の製造方法を説明するための図、第2図(a)ないし第2図(d)はそれぞれこの発明の半導体装置の製造方法の一実施例の工程説明図、第3図はこの発明の半導体装置の製造方法の他の実施例の工程説明図である。

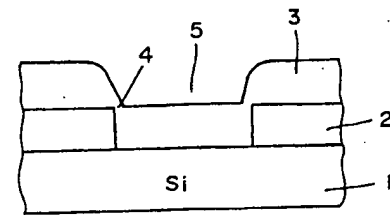
30, 100…シリコン基板、11, 14…CVD  $\text{SiO}_2$  膜、12…ホトレジスト膜、13…開口部、15…テーパー領域、16…AL配線、31…層間絶縁膜、32…絶縁膜、33…金属配線、34…段差部分、35, 110…拡散領域。

特許出願人 沖電気工業株式会社 (ほか1名)

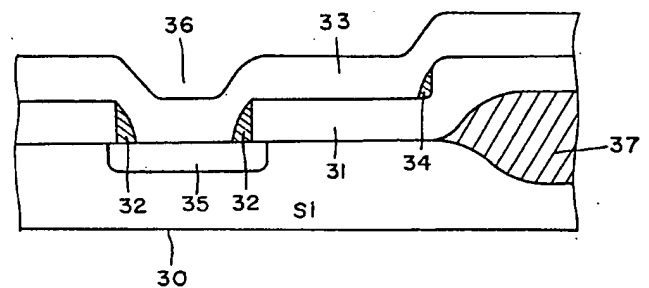
代理人 弁理士 菊 池



第 1 図



第 3 図



第 2 図

